

PAT-NO: JP405198439A

DOCUMENT-IDENTIFIER: JP 05198439 A

TITLE: LAMINATED-TYPE INDUCTOR AND
MANUFACTURE THEREOF

PUBN-DATE: August 6, 1993

INVENTOR-INFORMATION:

NAME

TASHIRO, KOJI

KANEKO, AKIRA

ASSIGNEE-INFORMATION:

NAME

TDK CORP

COUNTRY

N/A

APPL-NO: JP04142125

APPL-DATE: May 7, 1992

INT-CL (IPC): H01F017/00, H01F001/34 , H01F041/04

US-CL-CURRENT: 29/602.1, 336/200 , 336/234

ABSTRACT:

PURPOSE: To eliminate dispersion in characteristics by providing the three-layer constitution, wherein a second magnetic sheet and a third

magnetic sheet are laminated on both main surfaces of a first magnetic sheet having the approximately equal thickness.

CONSTITUTION: A magnetic sheet 22 is laminated on the lower side of a magnetic sheet 21 and a magnetic sheet 23 is laminated on the upper side, and three layers are made to form a unitary body. A spiral conductor pattern 31 having an end-part leading-out part 310 is provided on the upper main surface of the magnetic body 21. A through hole 4 penetrating both main surfaces is formed and filled with a conductor 35. A spiral conductor pattern 32 having an end-part leading-out part 320 is formed on the upper main surface of the magnetic sheet 22 and connected to the conductor 35 filled in the through hole 4. Dummy patterns 61 and 65 are provided so as to face the end-part leading-out parts 310 and 320 separately on the main surfaces of the magnetic sheets 21 and 22, wherein the conductor patterns 31 and 32 are formed, then outer electrodes are provided. Thus, the laminated-type inductor without dispersion in characteristics having the high manufacturing yield and the high reliability can be manufactured.

COPYRIGHT: (C)1993,JPO&Japio

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平5-198439

(43)公開日 平成5年(1993)8月6日

(51)Int.Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 F 17/00	D	7129-5E		
1/34	A	7371-5E		
41/04	C	8019-5E		

審査請求 未請求 請求項の数5(全 9 頁)

(21)出願番号 特願平4-142125
(62)分割の表示 特願平3-137127の分割
(22)出願日 平成3年(1991)5月13日

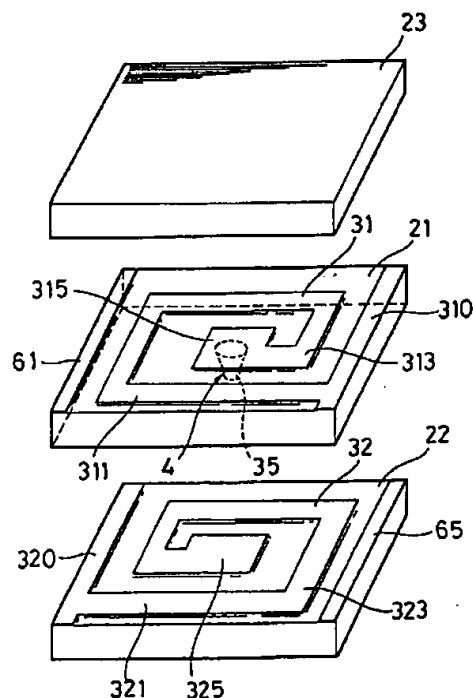
(71)出願人 000003067
ティーディーケイ株式会社
東京都中央区日本橋1丁目13番1号
(72)発明者 田代 浩二
東京都中央区日本橋一丁目13番1号 ティーディーケイ株式会社内
(72)発明者 金子 丹
東京都中央区日本橋一丁目13番1号 ティーディーケイ株式会社内
(74)代理人 弁理士 石井 陽一

(54)【発明の名称】 積層型インダクタおよびその製造方法

(57)【要約】 (修正有)

【構成】 磁性体シート21の下方に磁性体シート22を、その上方に磁性体シート23を積層し、3層を一体化して積層型インダクタ1とする。磁性体シート21は好ましくは0.2mm以上の厚さをもち、その上側主面には、端部引き出し部310を有するスパイラル状の導体パターン31を設ける。磁性体シート21には、両主面間に貫通する貫通孔4を形成し、この貫通孔4には導体パターン31と接続して導体35を充填する。磁性体シート22の上側主面には、端部引き出し部320を有するスパイラル状の導体パターン32を形成し、貫通孔4内に充填された導体35と接続する。導体パターン31、32を形成した磁性体シート21、22の主面には、端部引き出し部310、320と離間対向して、ダミーパターン61、65を設け、外部電極を設ける。

【効果】 製造が容易で、製造歩留りや信頼性が高い。



【特許請求の範囲】

【請求項1】 少なくとも第1の磁性体シートと第2の磁性体シートとを含む複数の磁性体シートが積層一体化されており、

前記第1の磁性体の一方の主面には、端部引き出し部を有する第1の導体パターンが形成されており、

この第1の導体パターンの形成位置には、前記第1の磁性体シートの両主面間に貫通する貫通孔が形成されており、

この貫通孔には、前記第1の導体パターンと接続して導体が充填されており、

前記第2の磁性体シートの前記第1の磁性体シート側の主面には、端部引き出し部を有する第2の導体パターンが形成されており、

この第2の導体パターンは、前記貫通孔内に充填された前記導体と、直接または間接的に接続されており、

さらに、第1および第2の磁性体シートのそれぞれ第1および第2の導体パターンを形成した主面には、それぞれ第1および第2の導体パターンと離間して、それぞれ第2および第1の導体パターンの端部引き出し部とほぼ

対応する位置に、ダミー導体パターンがそれぞれ形成されており、

前記第1および第2の導体パターンの端部引き出し部と接続する一対の外部電極が形成されている積層型インダクタ。

【請求項2】 前記貫通孔の前記第1の導体パターンを形成した主面側の孔径 r_0 が、他方の主面側の孔径 r_1 よりも大径である請求項1の積層型インダクタ。

【請求項3】 $r_0/r_1 = 1.2 \sim 1.7$ である請求項2の積層型インダクタ。

【請求項4】 前記第1の磁性体シートの厚さが0.2mm以上である請求項1ないし3のいずれかの積層型インダクタ。

【請求項5】 第1、第2および第3の磁性体グリーンシートを用意し、
前記第1の磁性体グリーンシートに所定の間隔で複数の貫通孔を形成し、さらに導体ペーストを印刷して、所定の間隔で複数の第1の導体パターンを形成するとともに、前記貫通孔内に導体を充填し、

第2の磁性体グリーンシートに導体ペーストを印刷して、所定の間隔で複数の第2の導体パターンを形成し、第1、第2および第3の磁性体グリーンシートを積層圧着し、次いでチップ化し、その後焼成して、さらに外部電極を形成して請求項1ないし4のいずれかの積層型インダクタを得る積層型インダクタの製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】この出願の発明は、積層型インダクタとその製造方法とに関する。

【0002】

【従来の技術】各種電子回路のノイズを抑制するため、フェライトや非晶質磁性合金等の磁性体を用いたビーズコアがノイズサプレッサとして用いられている。従来のビーズコアには、磁性体の小さいトロイド状のビーズや、ワイヤ付フォーミングタイプ、アキシアルラジアルのテーピングタイプ等種々のタイプが存在する。これらは、電子部品のリードに直接取り付けたり、回路に電氣的に接続して使用されるものがあるが、電子機器の小型化や適用機器の汎用化に伴ない、小型化や一般部品と同様な自動実装対応用のテーピング化および面実装対応用のリードレス化へのニーズが急速に高まっている。

【0003】一方、通常のコイルやLC複合部品等として用いられる表面実装可能な積層型インダクタが実用化されている。積層型インダクタは、厚膜技術により磁性体層と、導体層とを交互に積層した後、焼成して製造される。

【0004】実公昭62-25858号や実開昭57-78609号等に記載された絶縁性基板上に導体コイルパターンを形成した空心タイプや開磁路型のインダクタでは、インピーダンスが低く、このような用途には不向きであるが、磁性体層をもつ閉磁路型の積層型インダクタは、ノイズ抑制用のビーズコアないしノイズサプレッサとして使用可能である。

【0005】しかし、積層型インダクタをノイズ抑制用のビーズコアとして用いるには、素子の小型化に伴ってインピーダンスが低下し、また使用周波数、例えば50~1000MHz程度の特高周波でのインピーダンスが不十分となる。また、インピーダンスを上げるため、積層数(ターン数)を増加すると、共振周波数が低くなり、高周波特性が悪化する他、製造工程が増え、コストが増加し、しかも量産上非常に不利である。

【0006】従来、積層型インダクタには、大別して印刷積層タイプと、グリーンシート積層タイプとがある。印刷積層タイプは、例えば特公昭60-50331号に記載されているように、1ターン未満の導体パターンの印刷と、この導体パターンの一部が露出するようにして磁性体を印刷し、この操作を繰り返し積層して焼成するものである。

【0007】しかし、印刷積層タイプでは、導体接続の確実性が低下するため磁性体層の厚さを0.1mm以上に厚くできず、400MHz以上の高周波でのインピーダンスがきわめて低いことが判明した。また、インピーダンスを上げるためにターン数を増やしても、共振周波数が低周波側へシフトするので、結果として高周波のインピーダンスは低くなってしまふ。

【0008】一方、グリーンシート積層タイプは、例えば特開平1-151211号等に記載されているように、貫通孔を形成した磁性体グリーンシートに導体パターンを形成し、これを複数枚積層し、焼成するものであ

る。この場合、複数のグリーンシートには所定ターン（1ターン未満）ごとの導体パターンを形成し、これを積層するとともに各シートに形成した貫通孔内に充填した導体で各導体パターンを導通し、全体で所定のターン数のコイルとなるように構成する。そして、コイルの始端と終端とのそれぞれのグリーンシートには、その両対向端縁部にコイル端と接続されたストライプ状に端部引き出し部を形成し、これを両対向端縁部に露出させて、このそれぞれに一对の外部電極を形成する。

【0009】ところで、ビーズコア用の積層型インダクタは、その厚さを0.8～1.5mm程度まで小型化することが要求されている。このような場合には、所定のインピーダンスを得るためには、渦巻状のコイル部分をグリーンシートに形成し、グリーンシート1層あたりのターン数を1ターン以上に増加し、グリーンシート厚を厚くし、積層数を少なくすることが量産上有利である。

【0010】このようなときには、焼成後の厚さが0.2mm以上と従来より厚い磁性体シートを用いることになる。しかも、このようなときには、ストライプ状の端部引き出し部をその端部全域に有する導体パターンをグリーンシートに印刷して積層圧着し、焼成し、その後、両端部に外部電極用ペーストを塗布し、焼付けて外部電極を形成すると、グリーンシートが厚いので、外部電極用ペーストとのぬれ性が十分でなく、引き出し部と外部電極との接続が十分でなく、直流抵抗が増大したり、バラツキたり、経時的に変化したり、さらには導通不良を生じたりする。

【0011】また、積層型インダクタの製造においては、大面積のグリーンシート上に、1層分のコイル部分の導体ペーストの印刷パターンを多数アレイ状に形成し、その複数枚を積層圧着した後、切断してチップ化し、これを焼成することが量産上好ましい。このとき、積層位置がズレたり、切断位置がズレたりすると、外部電極と端部引き出し部との接続が不十分となり、導通不良等の生じる可能性が大きくなる。さらに、積層ズレによるパターン間のズレは、貫通孔内の導体と、直下のグリーンシートの導体パターン間のズレも生じさせ、これによっても、歩留りの低下や信頼性の低下の原因となる。

【0012】

【発明が解決しようとする課題】この出願の発明の主たる目的は、特性にバラツキがなく、製造歩留りや信頼性の高い積層型インダクタと、その製造方法を提供することにある。

【0013】

【課題を解決するための手段】このような目的は、下記(1)～(5)のこの出願の発明によって達成される。

【0014】(1)少なくとも第1の磁性体シートと第2の磁性体シートとを含む複数の磁性体シートが積層一体化されており、前記第1の磁性体の一方の主面には、

端部引き出し部を有する第1の導体パターンが形成されており、この第1の導体パターンの形成位置には、前記第1の磁性体シートの両主面間に貫通する貫通孔が形成されており、この貫通孔には、前記第1の導体パターンと接続して導体が充填されており、前記第2の磁性体シートの前記第1の磁性体シート側の主面には、端部引き出し部を有する第2の導体パターンが形成されており、この第2の導体パターンは、前記貫通孔内に充填された前記導体と、直接または間接的に接続されており、さらに、第1および第2の磁性体シートのそれぞれ第1および第2の導体パターンを形成した主面には、それぞれ第1および第2の導体パターンと離間して、それぞれ第2および第1の導体パターンの端部引き出し部とほぼ対応する位置に、ダミー導体パターンがそれぞれ形成されており、前記第1および第2の導体パターンの端部引き出し部と接続する一对の外部電極が形成されている積層型インダクタ。

【0015】(2)前記貫通孔の前記第1の導体パターンを形成した主面側の孔径 r_0 が、他方の主面側の孔径 r_1 よりも大径である上記(1)の積層型インダクタ。

【0016】(3) $r_0/r_1=1.2\sim 1.7$ である上記(2)の積層型インダクタ。

【0017】(4)前記第1の磁性体シートの厚さが0.2mm以上である上記(1)ないし(3)のいずれかの積層型インダクタ。

【0018】(5)第1、第2および第3の磁性体グリーンシートを用意し、前記第1の磁性体グリーンシートに所定の間隔で複数の貫通孔を形成し、さらに導体ペーストを印刷して、所定の間隔で複数の第1の導体パターンを形成するとともに、前記貫通孔内に導体を充填し、第2の磁性体グリーンシートに導体ペーストを印刷して、所定の間隔で複数の第2の導体パターンを形成し、第1、第2および第3の磁性体グリーンシートを積層圧着し、次いでチップ化し、その後焼成して、さらに外部電極を形成して上記(1)ないし(4)のいずれかの積層型インダクタを得る積層型インダクタの製造方法。

【0019】

【具体的構成】以下、本発明の具体的構成を詳細に説明する。

【0020】図1、図2および図3には、本発明の積層型インダクタの好適例が示される。図1は積層型インダクタの正面図であり、図2は図1の内部構造を示す正面図、図3は図1の分解斜視図である。

【0021】積層型インダクタ1は、互いにはほぼ等厚の第1、第2および第3の磁性体シート21、22、23を積層一体化したチップ体10を有する。すなわち、本発明では、第1の磁性体シート21の両主面に、第2の磁性体シート22と第3の磁性体シート23を積層した3層構成とする。ほぼ同じ厚さの3層構成とすることで、磁性体シートは1種のみ用意すればよく、2層の磁

性体シート21、22にのみ印刷を行えばよいので、工程数が減少し、製造は格段と容易になり、量産性はきわめて高いものとなる。また、1層あたりのシート厚、特に導体パターン31、32間の第1の磁性体シート21の厚さを十分大きいものとできるので、浮遊容量が減少し、高周波特性が向上する。

【0022】チップ体10の厚さは、0.5~2mm、特に0.6~1.5mmとする。また平面サイズは、一般に1.3~4.8mm×0.5~3.5mm、特に1.7~3.5mm×0.9~2.8mm程度とする。

【0023】このため、チップ体10中の第1の磁性体シート21の厚さは0.2mm以上とすることができる。厚さがこれより薄いと、高周波特性が低下してくる。なお、第1の磁性体シート21の厚さは、通常0.2~0.8mm、特に0.3~0.5mmとする。

【0024】また、第2の磁性体シート22および第3の磁性体シート23の厚さも高周波特性の向上に寄与する。より一層良好な高周波特性を得るためには、これらはともに0.2mm以上であることが好ましく、通常3層とも0.2~0.8mmとすることが好ましい。

【0025】このような場合、第1の磁性体シート21および第2の磁性体シート22の磁性体シート23側の主面に第1および第2の導体パターン31、32を形成する。この場合、2層のシート上のみの少ない枚数で高いインピーダンスを得るためには、一平面でのコイルの巻数を増加させる。前記のとおり、貫通孔を介しシートの表裏にコイルパターンを形成するのは量産性が低く、製造歩留りを悪化させるので、パターンはシートの一方向の主面にのみ形成し、しかもスパイラル状とする。

【0026】図示例では、第1および第2の磁性体シート21、22上に形成される導体パターン31、32は、一方の側端面側の主面端部全域にストライプ状に設けた端部引き出し部310、320を有し、この端部引き出し部310、320の正面側から、直角に折れ曲がりつつスパイラル状に主面中央部に向かい、主面中央部のパターン端部315、325に至るストライプ状パターンとして形成されている。そして、第1および第2の導体パターン31、32のパターン端部315、325は、第1の磁性体シート21に設けられた貫通孔4に充填された導体35によって電気的に接続される。

【0027】そして、全体のパターンは、第1の導体パターン31の端部引き出し部310をスタートしたのち、90°づつ折れ曲がりながら、第1の磁性体シート21上にて4回の屈曲を行い、次いで、第2の磁性体シート22上にてさらに4回の屈曲を行い、計8回屈曲して、もとの位置と平行となって、第2の導体パターン32の端部引き出し部320に至る。すなわち、端部引き出し部310からスタートする最初の直線部311に対し、それと平行になる直線部に至る直前の位置313までが1ターンと定義できるので、パターンは、第1の磁

性体シート21上にて1ターンしたのち、第2の磁性体シート22上の第2の導体パターン32に移り、位置323にて2ターン目を完了したのち、第1の導体パターン31の最初の直線部311と平行な最後の直線部321を経て、第1の導体パターンの端部引き出し部310と対向する端部に位置する端部引き出し部320に至っている。すなわち、このような場合は、2ターンとほぼ1/4周を行っているので9/4ターンと称する。また、ほぼ1/4周とは、通常スパイラル状の1ターンを4つの直線部から形成するので、4つのうちの1つの直線部が巻線に寄与しているとの意義である。

【0028】そして、このように、ほぼ9/4ターン以上の巻線数とすることにより、インピーダンスが向上するものである。この場合、平面サイズが許すものであれば巻線数は9/4より大きくすることもできるが、上記のチップ体サイズでは、一般にほぼ9/4から、ほぼ17/4、特にほぼ13/4まで可能である。なお、第1および第2の導体パターンのターン数は、図示のようにほぼ同一であることが好ましいが、両者は異なっているもよい。ただし、両者ともに1ターン以上であることが好ましい。

【0029】さらに、スパイラル状に形成された第1および第2の導体パターン31、33は、図示のように、第1の磁性体シート21を挟んで、実質的に垂直位置に対向していることが好ましい。特に第1の導体パターン31を、第2の導体パターン32上に垂直に投影したとき、両パターンの50%以上が重なり合うことが好ましい。これによってもインピーダンスが向上する。

【0030】そして、第1および第2の導体パターン31、32は、幅50~300μm、厚さ5~50μm程度とすることが好ましい。なお、第1および第2の導体パターン31、32のパターン端部315、325は、幅150~400μm、長さ150~500μmの広幅のパッドを有する形状とされ、貫通孔4内の導体35の接続を確実なものとしている。

【0031】このように、従来と比較して厚い磁性体シート21等に貫通孔4を形成し、この貫通孔4に導体35を充填し、上下の導体パターン31、32等を接続する場合、接続の不確実性が生じ、導体ペーストの充填性が低下し、導通不良や、直流抵抗の増大やバラツキや経時変化等が生じてくることがある。このような点を解消するためには、ディスペンサ等を用い、まず最初に直接貫通孔4内に導体ペーストを充填することも考えられるが、工程増および工程の複雑化を招き、量産上不利である。

【0032】そこで、図示例では、貫通孔4の第1の導体パターン31形成面側の孔径 r_0 を、裏面側の孔径 r_1 より大径としている。このようにすることにより、第1の磁性体シート21の裏面側から吸引しつつ印刷を行うだけで、貫通孔4内に効率よく導体ペーストを充填で

き、量産性が向上し、製品の歩留りが向上し、特性バラツキが減少する。また、経時変化も減少する。

【0033】このような場合、 r_1 は一般に50~200 μm 程度とし、 r_0/r_1 は1.2~1.7程度とすることが好ましい。 r_1 が小さすぎると導通に問題が生じ、逆に大きすぎると充填性に問題を生じたり、配線密度に悪影響を及ぼす。 r_0/r_1 が小さくなると、 r_1 を縮径した効果の実効がなくなり、また縮径しすぎると充填に問題が生じたり、配線密度に悪影響を及ぼしたりする。なお、 r_0 から r_1 への縮径の状態は連続的であ

っても、段階的であってもよい。
【0034】このような形状の貫通孔4を得るには、穿孔用の針の形状を変えたり、あるいは貫通孔4の穿孔時に、レーザー等により穿孔したり、ポリエステルフィルム等の基材上にグリーンシートを載置して穿孔したりすればよい。

【0035】さらに、第1および第2の磁性体シート21、22の第1および第2の導体パターン31、32形成面には、ダミー導体パターン61、65が形成されている。このダミー導体パターン61、65は、第1および第2の導体パターン31、32とは離間して、それとは電気的に絶縁された状態で、第1および第2の導体パターン31、32の端部引き出し部310、320とは逆の側面側の端部にストライプ状に形成されている。この結果、ダミーパターン61、65は、自らが形成された磁性体シート21、22とは異なる磁性体シート21、22上に形成された導体パターン32、31の端部引き出し部320、310と対向して配置されている。

【0036】特に焼成後の厚さが0.2mm以上と厚い磁性体シートとするときには、前記のとおり、グリーンシートに導体ペーストを印刷して積層圧着し、焼成する際に、端部引き出し部31等を端部全域にそれぞれストライプ状に形成し、その後この両端部に外部電極用ペーストを塗布し、焼付けて外部電極51、55を形成したとき、グリーンシートとの接触率が大きくなるので、外部電極用ペーストとのぬれ性が十分でなく、引き出し部と外部電極との接続が十分でなく、直流抵抗が増大したり、バラツキたり、経時的に変化したり、さらには導通不良を生じたりすることがある。

【0037】また、積層型インダクタの製造においては、図4に示されるように、大面積のグリーンシート71上に、多数の導体パターン31に対応する導体ペーストの印刷パターン81を形成し〔図4(c)〕、その複数枚を積層圧着した後〔図4(d)〕、切断してチップ化し〔図4(e)〕、これを焼成することが量産上好ましい。このとき、積層位置がズレたり、切断位置がズレたりすると、外部電極51、55と端部引き出し部310、320との接続が不十分となり、導通不良等の生じる可能性が大きくなる。さらに、積層ズレによるパターン間のズレは、貫通孔4内の導体35と、第2の導体パ

ターン32間のズレも生じさせ、これによっても、歩留りの低下や信頼性の低下の原因となる。

【0038】そこで、例えば図5(a)に示されるように、大面積のグリーンシート71上に導体パターンに対応する多数の導体パターン81を同時に印刷するに際し、端部引き出し部310、320に対応するストライプ状のパターン9を広幅に形成しておき、チップ化に際し、このパターン9の中間を、S線に沿って切断すれば、チップ化されたグリーンシート710上の両端部には、図5(b)に示されるように、ダミー導体パターン61、65に対応するパターン91と、端部引き出し部310、320に対応するパターン810とが同時に形成され、外部導体51、55と端部引き出し部310、320との接続が確実になる。また、端部に露出するダミー導体パターン61、65により、外部電極ペーストのぬれ性が向上し、これらにより歩留りや信頼性が向上する。

【0039】また、積層後チップ形状に切断した後、端部に露出するダミー導体パターン61、65用のパターン91、95と、端部引き出し部310、320用のパターン810、820とを視覚的に確認することにより、正常な積層および切断が確認でき〔図6(a)〕、積層ズレ〔図6(b)〕や、切断ズレ〔図6(c)〕を容易に判別でき、積層ズレを補正することができる。この結果、歩留りが向上し、また目視で導通状態を検査することが可能となり、焼成後のチップ1個毎の導通検査が不要となり、量産上きわめて有利となる。なお、図7には、S線およびS'線に沿って切断してチップ化してダミー導体パターンを形成する際の異なるパターン例が示される。

【0040】そして、このようなチップ体10には、第1および第2の導体パターンとそれぞれ接続して、一対の外部電極51、55が設けられる。この際、端部引き出し部310、320の形成部位の3側面を外部電極51、55で被えば、接続はより確実となる他、水分の影響による耐湿性、耐候性が向上し、高い信頼性が得られる。

【0041】導体31、32、35の材質としては、従来公知の導体材質は何れも使用できる。例えば、Ag、Cu、Pdやこれらの合金等を用いればよいが、このうち、AgまたはAg合金が好適である。Ag合金としては、Agを70重量%以上含むAg-Pd合金等が好適である。

【0042】積層型インダクタ1の磁性体シート21、22、23の材質としては、従来公知の磁性体層材質は何れも使用できる。例えば、スピネル構造を有する各種スピネルソフトフェライトを用いることができるが、焼成温度の関係でNi系のフェライト、特にNi-Cu-Znフェライトを用いることが好ましい。Ni-Cu-Znフェライトは、低温焼成材料であり、また、良好な

絶縁体であるため、このような磁性層を用いたとき、本発明の積層型インダクタは、900℃程度以下の焼成に適し、優れた特性が得られる。このような、フェライト系の磁性体グリーンシートは、導体ペーストと800～1000℃、特に850～950℃の焼成温度にて同時焼成して形成できる。

【0043】また、外部電極51、55の材質については、特に制限がなく、各種導電体材料、例えばAg、Ni、Cu等あるいはAg-Pd等のこれらの合金などの印刷膜、メッキ膜、蒸着膜、イオンプレーティング膜、スパッタ膜あるいはこれらの積層膜などいずれも使用可能である。これらのうち、AgまたはAg合金塗布膜に、Cu、Ni、Snのメッキ膜を積層したものは、半田ぬれ性や耐エージング性の点で好適である。外部電極51、55の厚さは任意であり、目的や用途に応じ適宜決定すればよいが、通常総計50～200μm程度である。

【0044】本発明の積層型インダクタは、各種電子回路のノイズ抑制等に用いられる。そして、50～150MHz程度、特に100～1000MHz程度の周波数において有効である。この場合、本発明では、前記のとおりインダクタを小型化しても周波数300MHzにて、インピーダンス180～250Ω程度のものが実現できる。

【0045】次に、本発明の積層型インダクタの製造方法について説明する。まず、磁性体グリーンシート、導電体層用ペーストおよび外部電極用ペーストをそれぞれ製造する。磁性体グリーンシート、導電体層用ペーストおよび外部電極用ペーストは、それぞれ、通常の方法で製造すればよい。

【0046】例えば、磁性体グリーンシートを製造するには、フェライト原料粉末をボールミル等により湿式混合する。こうして湿式混合したものを、通常スプレードライヤー等により乾燥させ、その後仮焼する。これを通常は、平均粒径が0.5～2μm程度になるまでボールミル等にて湿式粉碎し、スプレードライヤー等により乾燥する。得られた混合フェライト粉末と、エチルセルロース、アクリル樹脂、ポリビニルブチラル、ポリビニルアルコール等のバインダーと、溶媒とを混合し、スラリーとする。なお、フェライト粉末のほか、各種磁性粒子を用いることも可能である。そして、公知の方法に従い、0.2～0.8mm程度の厚さのグリーンシートとする。導体ペーストおよび外部電極用ペーストは、通常、導電性粒子と、バインダーと、溶剤とを含有する。このような組成物を混合し、例えば3本ロール等で混練してペースト（スラリー）とする。

【0047】次いで、図4(a)に示されるように、まず、大面積の磁性体グリーンシート71を用意し、図4(b)に示されるように、これに多数の貫通孔4を設ける。そして図4(c)に示されるように所定パターン

の導体ペーストのパターン81を多数形成して、第1の磁性体グリーンシート71を得る。

【0048】これを、図4(d)に示されるように、貫通孔4を形成しない他は同様にして作製した第2の磁性体グリーンシート72と、導体ペーストのパターンを形成しない第3のグリーンシート73と積層し、その後チップ化しチップ100を得る〔図4(e)〕。そしてこれを焼成する。

【0049】焼成条件や焼成雰囲気は、材質等に応じて適宜決定すればよいが、通常、焼成温度は、850～950℃程度、焼成時間は、2～7時間程度である。焼成雰囲気は、導電体層にCu、Ni等を用いる場合は、非酸化性雰囲気とし、このほか、Ag、Pd等を用いる場合は大気中でよい。

【0050】このようにして得られたチップ体10には、例えばバレル研磨、サンドブラスト等にて端面研磨を施し、外部電極用ペーストを焼きつけて外部電極51、55を形成する。そして、必要に応じ、外部電極51、55上にめっき等により端子電極を形成する。なお、以上では3層構成のビーズコア用の積層型インダクタについて詳述してきたが、積層数やターン数等は種々変更可能である。

【0051】

【実施例】以下、本発明の具体的実施例を挙げ、本発明をさらに詳細に説明する。

実施例1

フェライト原料として、NiO、CuO、ZnO、Fe₂O₃の粉体をボールミルにて湿式混合し、次いで、この湿式混合物をスプレードライヤーにより乾燥し、780℃にて仮焼し、顆粒として、これをボールミルにて粉碎したのちスプレードライヤーで乾燥し、平均粒径1.2μmの粉体とした。次いで、この粉体を所定量のポリビニルブチラルととともにトルエン-エチルアルコール中に分散混合し、Ni-Cu-Znフェライトのスラリーを作製し、厚さ0.4mmのグリーンシートを得た。

【0052】Ag-Pd導体ペーストと、磁性体グリーンシートを用い、図4、図5に示されるようにして、一枚のグリーンシートから550個のチップを得、これを焼成して、図1～図3に示される積層型インダクタサンプルNo. 1作製した。この場合、焼成温度は920℃、焼成時間は7時間とし、焼成雰囲気は大気中とした。

【0053】外部電極はAg-Pdペーストを端部引き出し部を被うように焼きつけた。得られた積層型インダクタの寸法は、2.0mm×1.25mm×0.9mmであった。

【0054】各構成部の諸元は下記のとおりである。

第1、第2および第3の磁性体シート厚さ	: 0.4mm
導体パターン幅	: 180μm
導体パターン厚さ	: 10μm
端部引き出し部幅	: 200μm

11

ダミー導体パターン幅 : 200 μm

ターン数 : 9/4

貫通孔 : $r_0 = 220 \mu\text{m}$ 、 $r_1 = 150 \mu\text{m}$

外部電極形成幅(端面からの長さ) : 0.2mm

【0055】これらについて周波数をかえてインピーダンス
表

12

* スを測定し、その平均を求めた。また、200~1000MHzでの高周波領域での平均インピーダンスを算出した。結果を表1に示す。

【0056】

【表1】

1

サンプル No.	インピーダンス Ω								200 ~ 1000 の 平均インピーダンス (Ω)
	10	30	100	200	400	600	800	1000 (MHz)	
1 (本発明)	34	114	158	205	207	165	132	106	163
4 (本発明)	81	296	428	406	213	138	103	82	188
5 (本発明)	49	567	699	417	198	128	94	80	183

【0057】なお、550個のサンプルの直流抵抗 R_{DC} のバラツキは3.61%以下であった。そして耐候性も良好であった。

【0058】これに対し、サンプルNo. 1においてダミー導体パターンを設けないときには、 R_{DC} のバラツキが10.9%以上に増大した。また、貫通孔の孔径を $r_0 = r_1 = 220 \mu\text{m}$ 、 $r_0 = 220 \mu\text{m}$ 、 $r_1 = 120 \mu\text{m}$ 、 $r_0 / r_1 = 1.83$ 、あるいは $r_1 = r_0 = 120 \mu\text{m}$ としたところ、いずれも直流抵抗 R_{DC} のバラツキが9.0%以上に増大した。

【0059】実施例2

実施例1のサンプルNo. 1において、グリーンシート厚を0.35mmとし、3層の3.2×1.6×0.85mmのインダクタサンプルNo. 4、5を得た。ターン数はNo. 4で13/4ターン、No. 5で17/4ターンとした。結果を表1に併記する。この場合も R_{DC} のバラツキはいずれも2.4%以下であり、耐候性も良好であった。

【0060】

【効果】特性のバラツキがなく、製造歩留りや信頼性も良い。また製造も容易である。

【図面の簡単な説明】

【図1】この出願の発明の積層型インダクタの正面図である。

【図2】図1の内部構造を説明するために一部を切欠いて示す正面図である。

【図3】図1の分解斜視図である。

※

※【図4】図1の積層型インダクタの製造方法を工程順に説明するための斜視図である。

【図5】図4に示される製造方法をさらに詳細に説明するための部分拡大平面図である。

【図6】図4に示される製造方法をさらに詳細に説明するための拡大斜視図である。

【図7】図4に示される製造方法をさらに詳細に説明するための部分拡大図である。

【符号の説明】

1 積層型インダクタ

10 チップ体

100 チップ

21 第1の磁性体シート

22 第2の磁性体シート

23 第3の磁性体シート

31 第1の導体パターン

32 第2の導体パターン

35 導体

310、320 端部引き出し部

35 導体

4 貫通孔

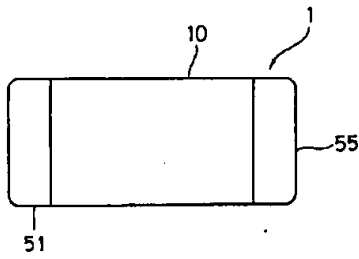
51、55 外部電極

61、65 ダミー導体パターン

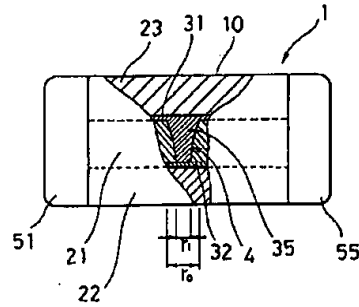
40 71、72、73 磁性体グリーンシート

81、810、820、91、95 導体ペーストのパターン

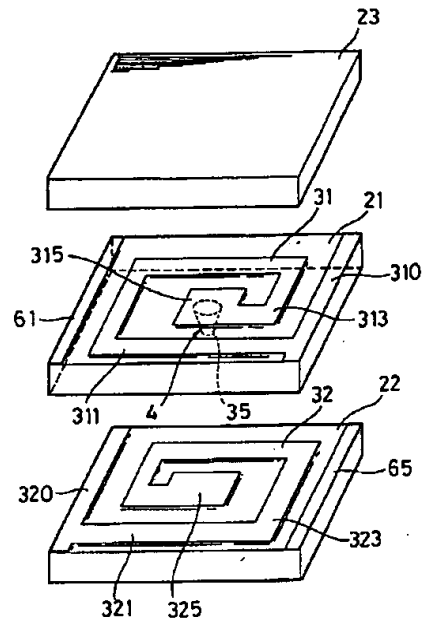
【図1】



【図2】



【図3】

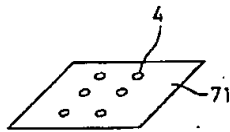


【図4】

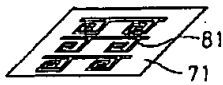
(a)



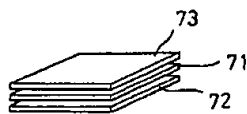
(b)



(c)



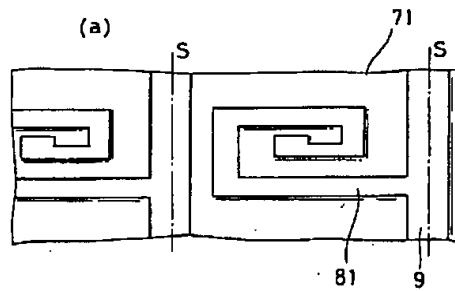
(d)



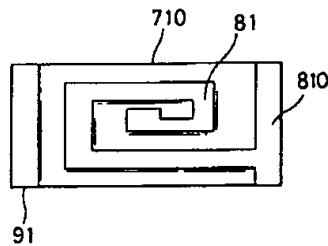
(e)



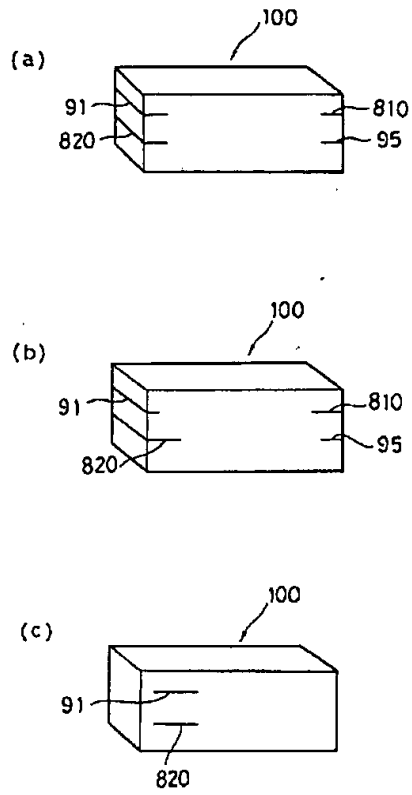
【図5】



(b)



【図6】



【図7】

